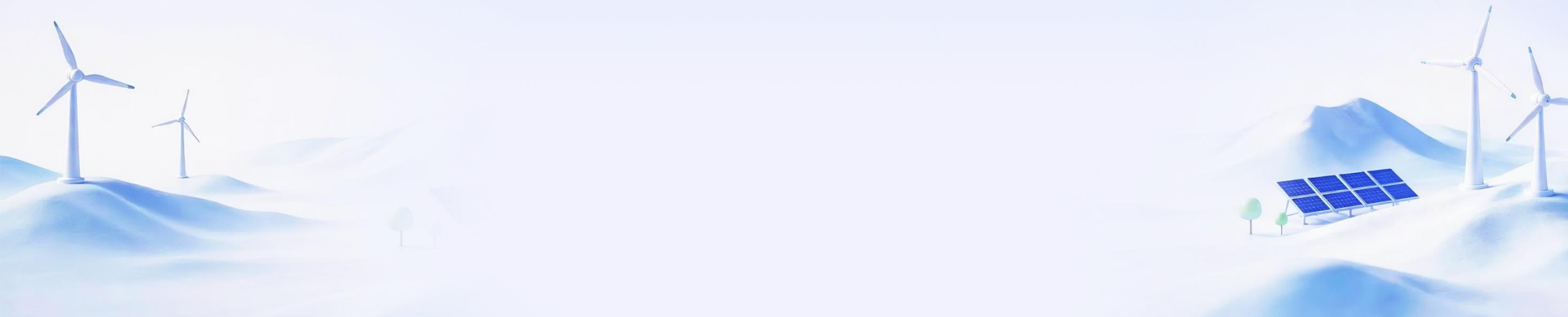


112G到224G SerDes面向NPO的进展与挑战

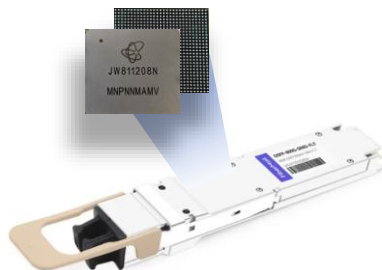
曹云鹏

集益威半导体（上海）股份有限公司



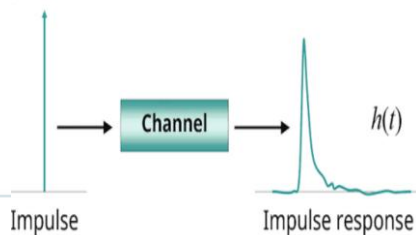
为什么是 Linear Interface 与 NPO

AI 集群把带宽推向 400G-800G-1.6T-3.2T，传统 DSP 可插拔模块撞上功耗与散热墙。



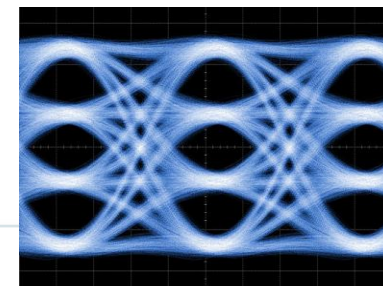
1 DSP

线性光（LPO）把模块里的 DSP 去掉，均衡交由 Host 完成，功耗、时延、成本同时下降。



2 信道

NPO 把光引擎从前面板搬到 ASIC 旁缩短电气信道, 让“无 DSP”在更高速率下可行。



3 SerDes

无论 LPO 还是 NPO，链路成败取决于 Host SerDes 的均衡能力。

LPO / NPO / CPO 正交轴

LPO

前面板可插拔

Linear interface · 无 DSP
位置不变，只去 DSP

NPO

板上·近 ASIC

Linear interface · 短信道

CPO

封装内·共封装

Linear interface · 最短信道
工程最复杂

光引擎物理位置：前面板 → 板上近封装 → 封装内（信道变短）

关键： LPO 改的是有没有 DSP； NPO 改的是光引擎在哪。 NPO $\approx$ Linear interface + 短信道，能否成立取决于 SerDes。

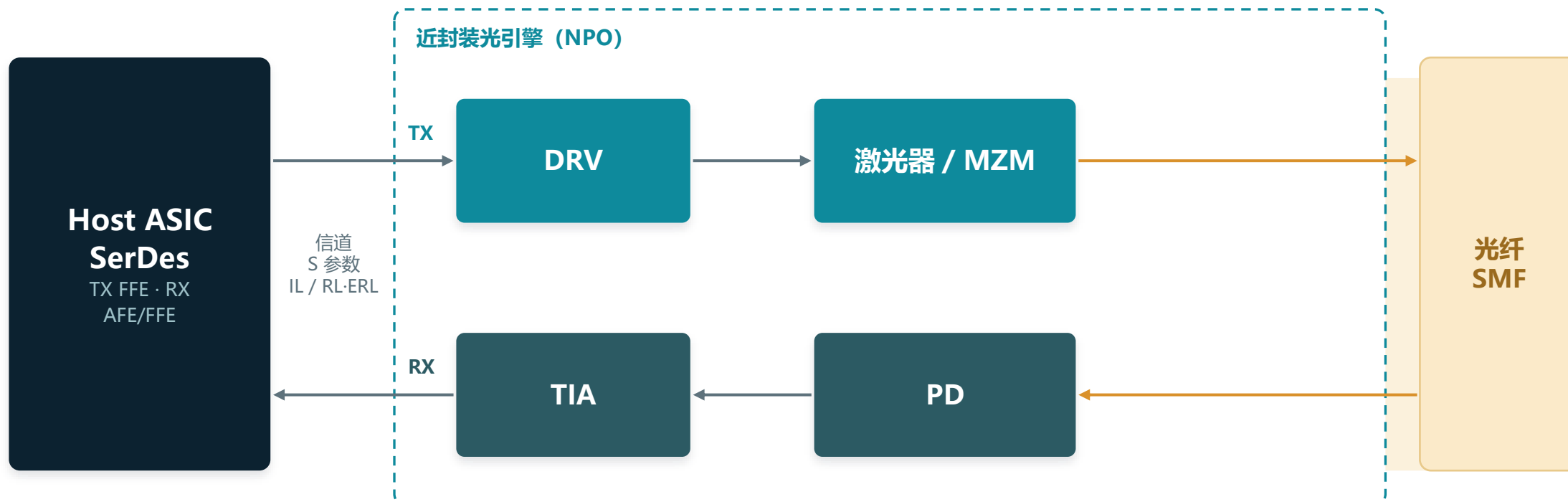
Linear Interface Host SerDes 能力

线性链路把均衡放到 Host 两端；可调能力越强，越能补偿信道并补偿边缘模块。



- 测试点框架 TP0d / TP1 / TP1a / TP2 / TP3 / TP4 / TP5，对齐 Spec 方法学
- Host 侧逐 lane 可调：TX FFE、AFE、RX FFE、DRV、TIA
- 全链路 ERL等

离线仿真：SerDes 对 NPO 的支持



Linear Interface 合规性测试与验证平台

112G Linear interface验证平台



一致性测试点

- TP1a: Host 输出 (EECQ / Ceq / VMA / ERL)
- TP2: 模块光发 (ER / TDECQ / Ceq)
- TP0→TP5: 端到端误码 (BER / SNR / FEC bin)

测试平台与维度

- 平台: QSPF-DD EVB、ISI EVB
- 互操作: 多厂商 / 多模块 / 多交换机端口
- 条件: 插损 6→22.4 dB、温度 -28 ~ 60 °C、温循

多模块的TP1a合规测试 (MSA)



112G Linear interface验证平台

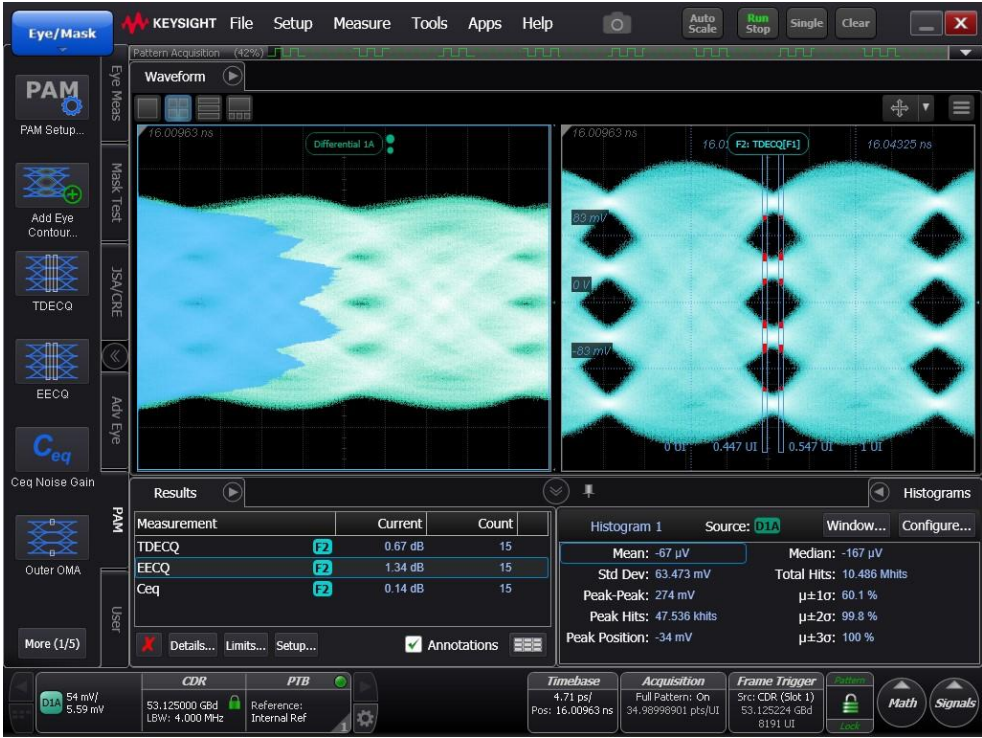
TX IL Calibration:

800G_CDR_QSFPDD	PCB插损	JXF_PKG插损	HCB+Cable_IL	TP1a_IL
HTX1	4.76	0.93	5	10.6877
HTX2	4.76	0.89	5	10.6485
HTX3	4.76	0.68	5	10.4415
HTX4	4.76	0.65	5	10.405

不同模块TP1a 测试结果:

Channel1	TP1a_Spec (IL<13dB)			TX_FFE						VMA	ERL
				-21, 90, 0, -12		-21, 90, -3, -12		-21, 87, -6, -12			
	Ceq	EECQ	VMA	Ceq	EECQ	Ceq	EECQ	Ceq	EECQ		
CH0	-0.5~0.5	<3	200~350	0.95	3.59	0.65	2.84	0.34	2.57	256	13.7819
CH1				0.92	3.25	0.73	3.03	0.42	2.6	268	14.1993
CH2				0.8	3.2	0.55	2.67	0.31	2.78	265	14.3884
CH3				0.79	3.1	0.58	2.77	0.29	2.58	263	14.2171

Channel1	TP1a_Spec (IL<13dB)			TX_FFE						VMA	ERL
				3, -21, 90, 0, -12		3, -21, 87, -3, -12		3, -21, 84, -6, -12			
	Ceq	EECQ	VMA	Ceq	EECQ	Ceq	EECQ	Ceq	EECQ		
CH2	-0.5~0.5<3		200~350	0.88	2.92	0.6	2.39	0.22	1.63	334	14.3884
CH3				0.79	2.63	0.51	2.03	0.14	1.34	324	14.2171



多模块的TP2合规测试 (MSA)

112G Linear interface验证平台

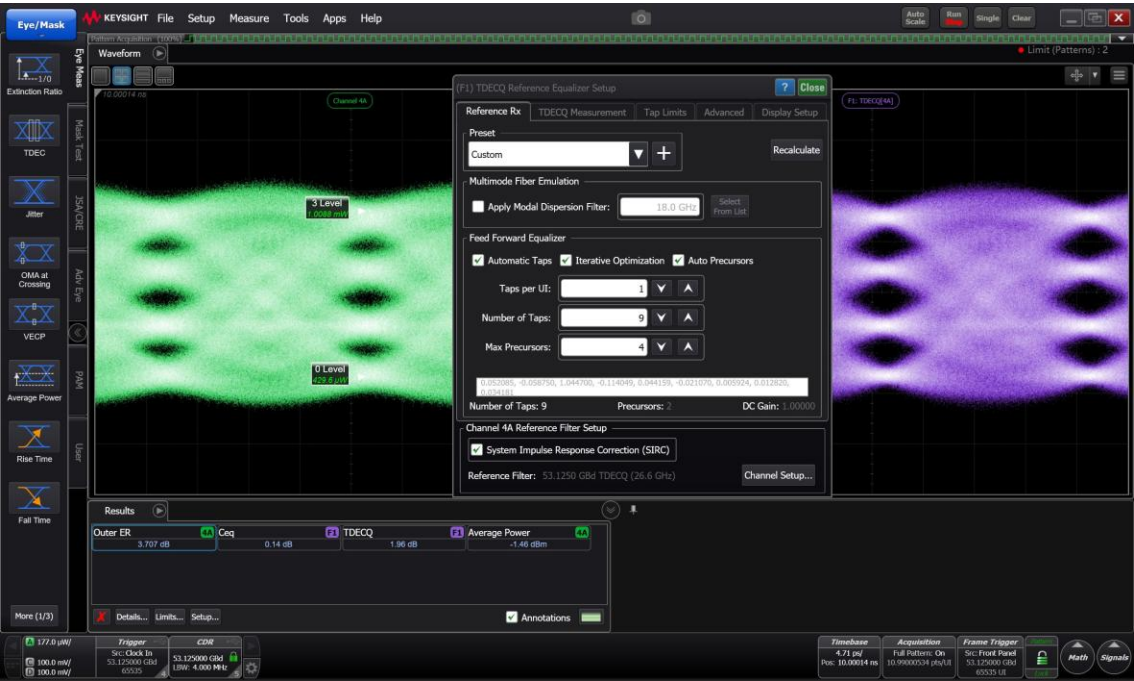
TX IL Calibration:

800G_CDR_QSFPDD	PCB插损	PKG插损	LPO_IL	TP1a_IL
HTX1	4.76	0.93	1.5	7.1877
HTX2	4.76	0.89	1.5	7.1485
HTX3	4.76	0.68	1.5	6.9415
HTX4	4.76	0.65	1.5	6.905

不同模块TP2 测试结果:

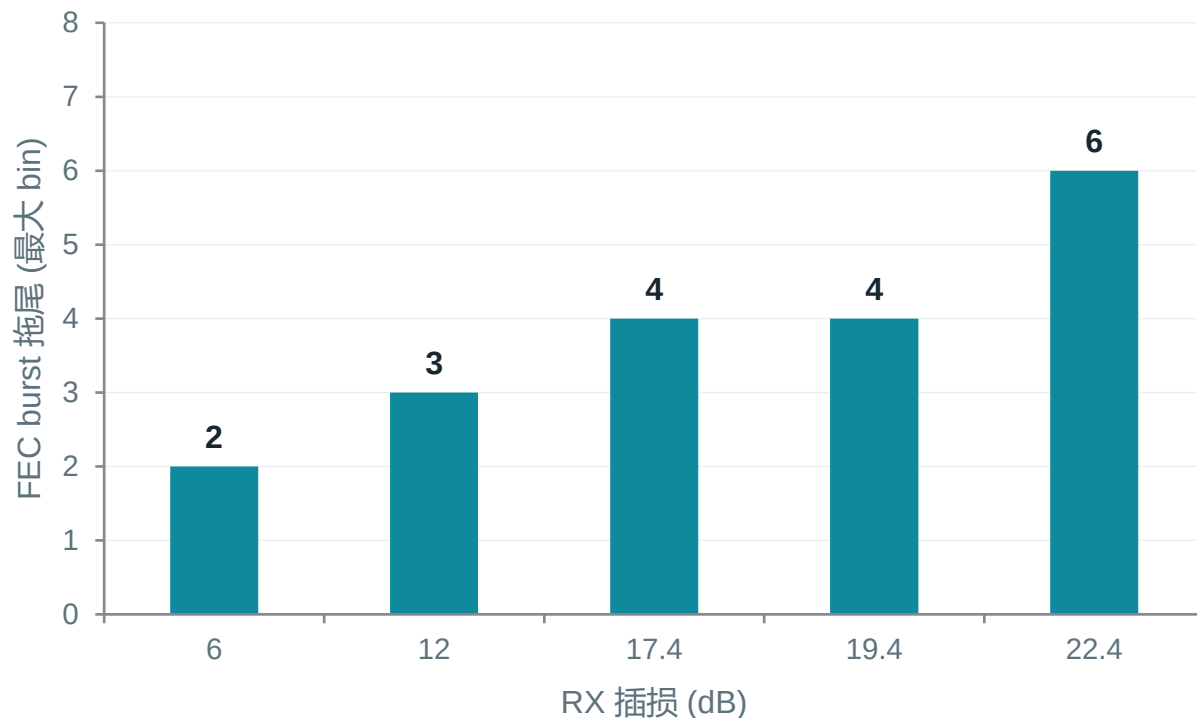
SN	Channel	TP2_Spec			TX_FFE								
		ER	TDECQ	Ceq	-21, 90, 0, -12			-21, 90, -3, -12			-21, 87, -6, -12		
0	CH0	>2.5	<3.4	-0.5~0.5	2.734	1.62	0.09	2.594	1.48	-0.07	2.347	1.2	-0.42
	CH1				3.575	2.23	0.16	3.397	2	-0.05	3.041	1.6	-0.34
	CH2				3.553	1.83	0.02	3.387	1.66	-0.16	3.041	1.37	-0.44
	CH3				3.425	2.59	0.03	3.3	2.31	-0.15	3	1.74	-0.49

SN	Channel				TX_FFE								
					-21, 90, 0, -12			-21, 90, -3, -12			-21, 87, -6, -12		
1	CH0	>2.5	<3.4	-0.5~0.5	3.707	1.96	0.14	3.544	1.76	-0.02	3.173	1.46	-0.34
	CH1				3.862	2.63	0.15	3.69	2.49	-0.06	3.36	2.11	-0.34
	CH2				4.139	2.27	0.11	3.963	1.99	-0.06	3.55	1.69	-0.39
	CH3				3.963	2.91	0.11	3.745	2.73	-0.05	3.383	2.25	-0.4



多模块的TP0到TP5交换机测试 (MSA)

112G Linear interface验证平台



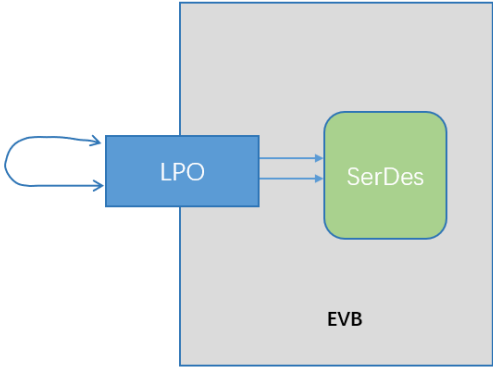
分析

- **BER $\neq$ 全部** 插损 6 $\rightarrow$ 22.4 dB, BER 仅升约 2 个数量级 (E-10 $\rightarrow$ E-8), 但 FEC burst 拖尾从 $\sim$ bin 2 增至 $\sim$ bin 6。
- **拖尾更灵敏** FEC burst 统计先于BER 暴露裕量下降 - 是线性链路更敏感的判据。
- **反射主导** 背板连接端口由 ERL / 长延迟反射主导 BER。

不同模块的多温度特性

112G Linear interface验证平台

	低温	常温	高温	温循
A 模块	BER<6e-9 FEC<=3	BER<2e-9 FEC<=2	BER<7e-10 FEC<=3	E-10→E-8 FEC≤6
B 模块	BER<3e-9 FEC<=2	BER<2e-9 FEC<=3	BER<5e-9 FEC<=3	偶发 1e-8 FEC≤4
C 模块	默认参数 Lane1 满误码	BER<6e-9 FEC<=3	BER<3e-9 FEC<=4	低温段拖尾长



总结

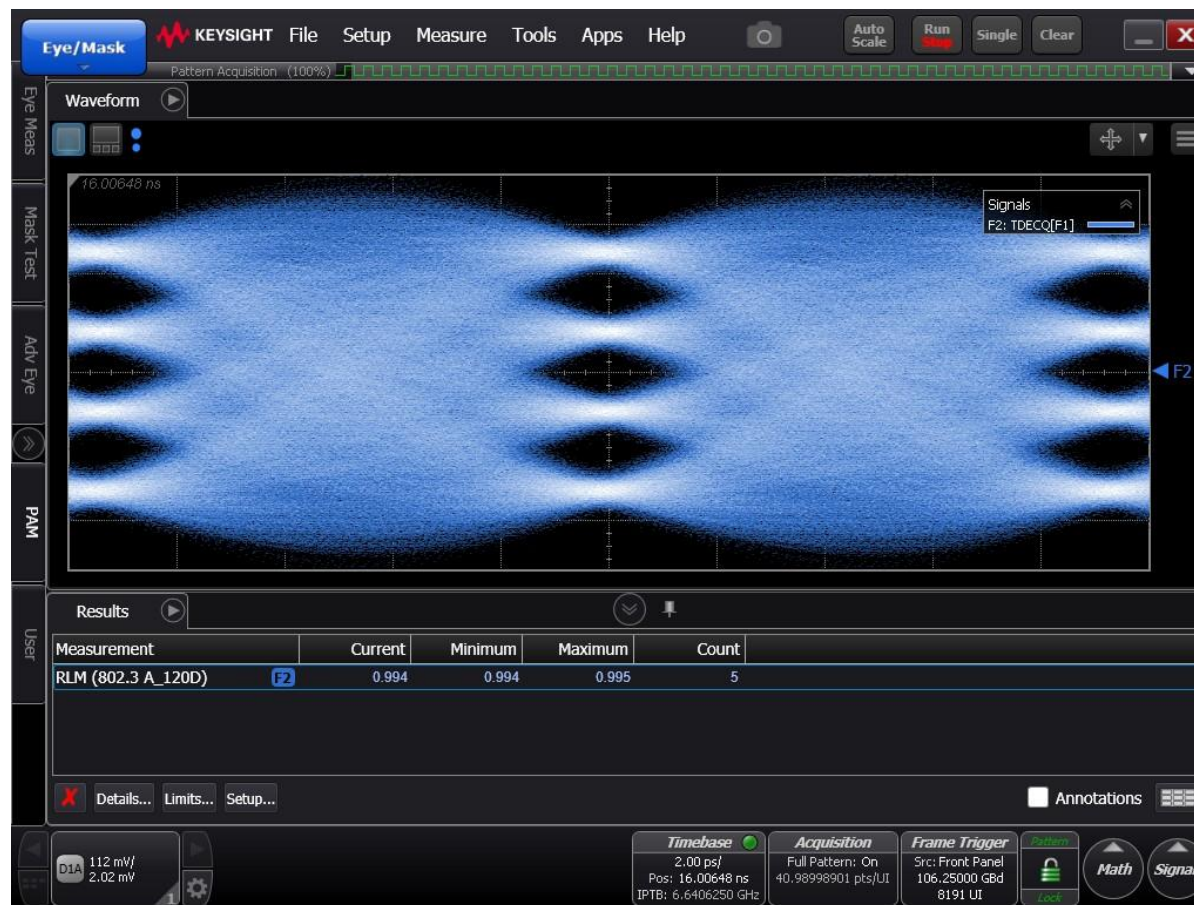
- 1. BER vs Burst Error
- 2. 温度变化
- 3. Host与模块的可调性
- 4. 回损和反射

分析

环境温度-28 °C 默认参数:
Lane1 满误码 (BER≈0.4) , FEC 直方图平铺至 bin 17, 不可纠。

调参后 (TIA、DRV) :
Lane1 恢复至 ~1E-8, 其余 lane FEC ≤ 5。

224G SerDes测试进展



224G 发送眼图

224G NPO技术发展趋势



- **预算收紧** 224G Nyquist 下 die-to-die 20dB左右, 同一物理信道损耗近翻倍, 必须缩短信道或转向NPO/CPO。
- **回损成主导** ERL 仍 ≥ 10 dB 但权重上升; 参考阻抗 100变为92.5 Ω , 长延迟反射更关键。
- **材料问题** 低损耗 0.08 / 超低损耗 0.05 / 0.02 dB/mm $\rightarrow$ @7 dB 仅 88 / 140 / 350 mm, 材料与成本权衡。
- **封装/制造** 近封装装配、散热与可制造性挑战。
- **热应力下 burst** 低温 / 温循 FEC burst 拖尾逼近纠错上限, 需要多温度表征和调参。
- **一致性与裕量** 草案仍在演进; 多厂商一致性测试、测试夹具与互操作尚待收敛。

1

实测先行

112G 多厂商互操作、回损 / 反射、多温度实测，验证了线性链路 Host 可调均衡的有效性。

2

方法可迁移

TP 测试点框架、FEC burst、ERL 测量、调参可整体迁移到 224G 与 NPO。

3

SerDes 使能 NPO

NPO = Linear interface + 短信道；SerDes 的可调均衡能力，是让 NPO 从路线图走向落地的关键一环。

谢谢

